

BEST AVAILABLE COPY

日本国特許庁

PATENT OFFICE JAPANESE GOVERNMENT

の書類は下記の出願書類の謄本に相違ないことを証明する。 certify that the annexed is a true copy of the following application as filed ice.

月 日 pplication:

1987年5月21日

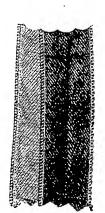
番 号 n Number:

昭和62年特許願第124913号

人

セイコーエプソン株式会社

CERTIFIED COPY OF PRIORITY DOCUMENT



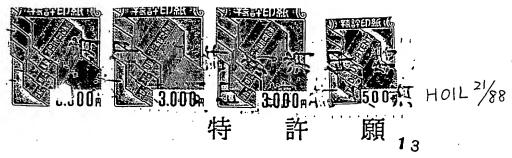
1987 年 12 月 23 日

特許庁長官 Director-General, Patent Office

小川邦



出証昭 6 2 - 6 1 0 6 2



9500円

特許 后護 官 殿

昭和 62 5 21

T

1. 発明の名称

ハンドウタイソウチ セイゾウォウォウ 半導体装置の製造方法

2. 発 明 者

スワ オワ 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

> アサ ヒ ナ ミチ オ 朝 比 奈 通 雄

3. 特許出願人

東京都新宿区西新宿2丁目4番1号 (236) セイコーエプソン株式会社

 ハッ トリ げ ロウ

 代表取締役
 服 部 一 郎

4.代 理 人

〒104 東京都中央区京橋2丁目6番21号 株式会社 服部セイコー内 最上特許事務所 (4664)弁理士 最 上 務 (他1名) 連絡先 563-2111 内線 631~640 担当 林



- 5. 添附書類の目録
 - (1) 願書副本
 - (2) 明細書
 - (3) 図 面
 - (4) 委任状



1 万通式

1 通

1 通



6. 上記以外の代理人

〒112 東京都文京区小石川2丁目1番2号 11山京ビル (8256) 弁理士 西川 慶 治 阿

明 細 書

- 発明の名称
 半導体装置の製造方法
 - 2. 特許請求の範囲

配線層の堆積及び前記配線層のバターニングのためのエッチング工程後、無電解メッキ層を該配線パターン表面のみ析出させる工程を有することを特徴とする半導体装置の製造方法。

3 . 発明の詳細な説明〔産業上の利用分野〕

本発明は、半導体装置の製造方法に関するものである。さらに言えば、ステップカバレッジ、ヒルロックフリー、 ストレスマイグレーション特性のリー、及びエレクトロマイグレーション特性も非常にすぐれた実用的、且つ高信頼性の配線層を見備した、半導体装置の製造方法に関するものである。

〔従来の技術〕

〔発明が解決しようとする問題点〕

世来技術によると第2図(b)において、層間 絶縁膜12を形成する時、ヒルロック16が配線 上、配線側面に成長し、第1層ALと第2層AL 間ショート、又は、第1層、第2層間ショートが 発生する。又パッシベーション膜として圧縮性の プラズマ窒化膜等を使用すると、AL配線内にス



トレスマイグレーションによるボイドが発生し、 断線やエレクトロマイグレーション間性の劣化化 生じる。又、ALを加熱しない場合は、が りは減少するが、コンタクト部でのつきも弱い 悪く、又ストレスマイグレーションにも弱い う欠点があった。

本発明のの目的はこれらの従来の半導体装置に見られた欠点を一掃した実用的で高信頼性の配線特性を備えた半導体装置を提供することにある。
〔問題点を解決するための手段〕

本発明は、上記問題点を解決するために、特に半導体装置の配線形成工程において、配線層の堆積及び、前記配線層のバターニングのためのエッチング工程後、無電解メッキ層を該配線バターン表面のみ析出させる工程を有することを特徴とする。

また、上記のような配線層を層間絶線膜を介して多層配線構造となるようにするようにしてもよい。

〔実施例〕

以下に実施例をもって本発明を説明していく。 第1図は本発明の一実施例を示すものであり、 (a)は、従来の方法と同じであり、約5000 ÅのAL(SiとCu含有)、配線を、300℃ の加熱下でスパッタして形成した。

ドライエッチで該 A L 合金膜をバターニ液 A L 合金膜をバターニ液 液 液 無電解ニッケル 表面に み が 強 表面に み が 強 表面に み が 処 表面に み が 処 表面に み が 処 悪電解 エッは 級 悪電解 ス に み に み の 前 れ な る L の 無電 中 に ぬ 熱 に は 地 理 と し で の は な か ら れ に な か が 全 と の り 、 な ら 有 さ れ が な っ 後 4 0 0 0 で は 放 来 居面 か が な っ 後 で に ら 間 加 ル な っ を 形 成 し た 後 の 無電 に を れ 限 れ た 2 を が 成 し た 後 の 無電 に を れ 限 オ マッチで 成 し た 後 シンターを し た ま ス ッ キ を 行 い 、 4 5 0 で ポ し 、 ッ オ で 形 成 し た っ だ で 近 に 度 を 1 μ デ ポ し 、 っ だ で 近 に た っ だ で 近 に た っ だ で 変 化 に に た っ だ で 元 成 し た 。

〔発明の効果〕

このようにすることにより、第1層AL、第2

層 A L 共に、ヒルロック、及びストレスによるボイドは皆無であった。さらに、エレクトロより的とが所、M T F が従来より的なない。 A L 表面いることが確認された。 A L 表面した N i 及びPが、電流及び熱による A L の動きを抑生した為と思われる。又比抵抗、がですが、信頼性も良好であった。

今回は、P入のNi無電解メッキを用いたが、PなしのNi無電解、又は無電解Cu、Sn、Au、又は、その積層でも同等の効果が認められており、配線の信頼性を、大巾に向上する方法として、優れていることが確認された。

又、スパッタのAL以外、蒸着CVDによる配線、さらには、他金属、Polysi等の配線についても本発明が適応できることは、いうまでもないことである。

4.図面の簡単な説明

第1図(a)~(c)は、本発明による半導体



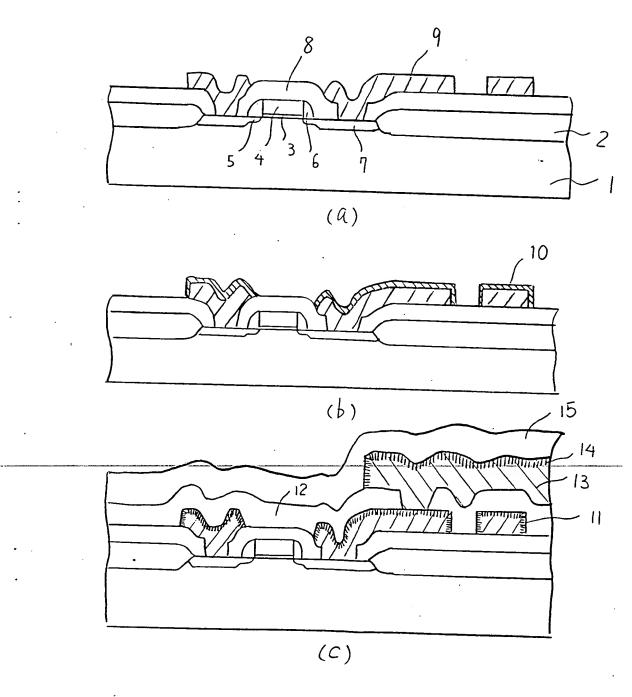
装置の製造方法の実施例を示す製造工程断面図である。第2図(a)(b)は、従来の半導体装置の製造方法を示す断面図である。

- 1 ··· S i 基板
- 2 … 素子分離酸化膜
- 3 … ゲート酸化膜
- 4 … 電 極
- 5 … 低 濃 度 不 純 物 拡 散 層
- 6 … サイドウォール膜
- 7 … 高 濃 度 不 純 物 拡 散 層
- 8 … 層間絶線膜
- 9 … 第 1 層 A L 配 線
- 10 ··· 無電解Ni層
- 1 1 ··· N i P A L 拡 散 層
- 12 … 層間絶縁膜
- 1 3 … 第 2 層 A L 配 線
- 1 4 ··· N i P A 1 拡散層
- 1 5 … プラズマ窒化膜
- 16 … ヒルロック
- 17 ··· A L ボイド

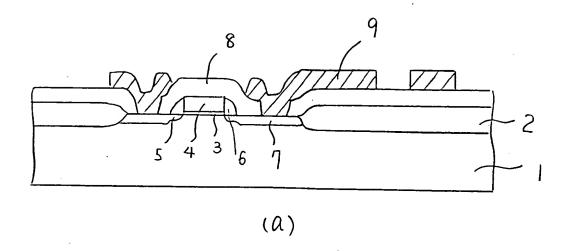
以上

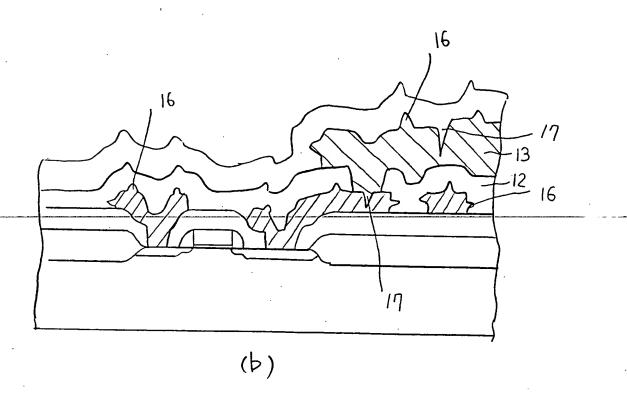
出願人 セイコーエプソン株式会社 代理人 弁理士 最 上 務 他 1 名





第 1図





第2回

This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

| BLACK BORDERS |
| IMAGE CUT OFF AT TOP, BOTTOM OR SIDES |
| FADED TEXT OR DRAWING |
| BLURRED OR ILLEGIBLE TEXT OR DRAWING |
| SKEWED/SLANTED IMAGES |
| COLOR OR BLACK AND WHITE PHOTOGRAPHS |
| GRAY SCALE DOCUMENTS |
| LINES OR MARKS ON ORIGINAL DOCUMENT |
| REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

IMAGES ARE BEST AVAILABLE COPY.

☐ OTHER:

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.